

IN THE U.S. PATENT AND TRADEMARK OFFICE

Applicant: YAGURA, Motoji Conf.:
Appl. No.: New Group:
Filed: October 29, 2003 Examiner:
For: HETEROJUNCTION BIPOLAR TRANSISTOR

L E T T E R

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

October 29, 2003

Sir:

Under the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55(a), the applicant(s) hereby claim(s) the right of priority based on the following application(s):

<u>Country</u>	<u>Application No.</u>	<u>Filed</u>
JAPAN	2002-316011	October 30, 2002
JAPAN	2003-318668	September 10, 2003

A certified copy of the above-noted application(s) is(are) attached hereto.

If necessary, the Commissioner is hereby authorized in this, concurrent, and future replies, to charge payment or credit any overpayment to Deposit Account No. 02-2448 for any additional fee required under 37 C.F.R. §§ 1.16 or 1.17; particularly, extension of time fees.

Respectfully submitted,

BIRCH, STEWART, KOLASCH & BIRCH, LLP

By 
Charles Gorenstein, #29,271

CG/cqc
0020-5187P

P.O. Box 747
Falls Church, VA 22040-0747
(703) 205-8000

Attachment(s)

日本国特許庁
JAPAN PATENT OFFICE

BSUB 703-205-8000
0020-5187P
Yagura
Oct. 29. 2003
10/2

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2002年10月30日

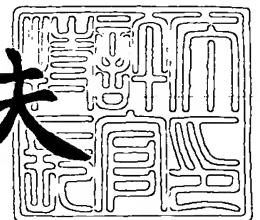
出願番号
Application Number: 特願2002-316011
[ST. 10/C]: [JP 2002-316011]

出願人
Applicant(s): シャープ株式会社

2003年10月10日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2003-3083835

【書類名】 特許願

【整理番号】 184855

【提出日】 平成14年10月30日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/331
H01L 29/73
H01L 29/205

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 矢倉 基次

【特許出願人】

【識別番号】 000005049

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号

【氏名又は名称】 シャープ株式会社

【代理人】

【識別番号】 100062144

【弁理士】

【氏名又は名称】 青山 葆

【選任した代理人】

【識別番号】 100086405

【弁理士】

【氏名又は名称】 河宮 治

【選任した代理人】

【識別番号】 100084146

【弁理士】

【氏名又は名称】 山崎 宏

【手数料の表示】

【予納台帳番号】 013262

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0208766

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 ヘテロ接合バイポーラトランジスタ

【特許請求の範囲】

【請求項1】 コレクタ層、ベース層およびエミッタ層を有するヘテロ接合バイポーラトランジスタであって、コレクタ層の格子定数 a_c 、ベース層の格子定数 a_b およびエミッタ層の格子定数 a_e が、 $a_c > a_b > a_e$ の関係を満たす、ヘテロ接合バイポーラトランジスタ。

【請求項2】 コレクタ層、ベース層およびエミッタ層を有するヘテロ接合バイポーラトランジスタであって、コレクタ層の格子定数 a_c 、ベース層の格子定数 a_b およびエミッタ層の格子定数 a_e が、 $a_c < a_b < a_e$ の関係を満たす、ヘテロ接合バイポーラトランジスタ。

【請求項3】 ヘテロ接合バイポーラトランジスタがエミッタアップ型であり、 a_e および a_b が、 $|a_e - a_b| / a_b \times 100 \leq 0.3\%$ の関係を満たす、請求項1または2に記載のヘテロ接合バイポーラトランジスタ。

【請求項4】 a_e および a_b が、 $|a_e - a_b| / a_b \times 100 \leq 0.1\%$ の関係を満たす、請求項3に記載のヘテロ接合バイポーラトランジスタ。

【請求項5】 ヘテロ接合バイポーラトランジスタがエミッタアップ型であり、 a_b および a_c が、 $|a_b - a_c| / a_c \times 100 \leq 0.3\%$ の関係を満たす、請求項1～4のいずれかに記載のヘテロ接合バイポーラトランジスタ。

【請求項6】 a_b および a_c が、 $|a_b - a_c| / a_c \times 100 \leq 0.1\%$ の関係を満たす、請求項5に記載のヘテロ接合バイポーラトランジスタ。

【請求項7】 ヘテロ接合バイポーラトランジスタがコレクタアップ型であり、 a_c および a_b が、 $|a_c - a_b| / a_b \times 100 \leq 0.3\%$ の関係を満たす、請求項1または2に記載のヘテロ接合バイポーラトランジスタ。

【請求項8】 a_c および a_b が、 $|a_c - a_b| / a_b \times 100 \leq 0.1\%$ の関係を満たす、請求項7に記載のヘテロ接合バイポーラトランジスタ。

【請求項9】 ヘテロ接合バイポーラトランジスタがコレクタアップ型であり、 a_b および a_e が、 $|a_b - a_e| / a_e \times 100 \leq 0.3\%$ の関係を満たす、請求項1、2、7および8のいずれかに記載のヘテロ接合バイポーラトラン

ジスタ。

【請求項 10】 a_b および a_e が、 $|a_b - a_e| / a_e \times 100 \leq 0.1\%$ の関係を満たす、請求項 9 に記載のヘテロ接合バイポーラトランジスタ。

【請求項 11】 $InGaP/GaAs$ ヘテロ接合を利用した、請求項 1 ～ 10 のいずれかに記載のヘテロ接合バイポーラトランジスタ。

【請求項 12】 $InP/InGaAs$ ヘテロ接合を利用した、請求項 1 ～ 10 のいずれかに記載のヘテロ接合バイポーラトランジスタ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、ヘテロ接合バイポーラトランジスタ（以下、HBTとも言う）に関する。

【0002】

【従来の技術】

III-V 族化合物半導体を用いたヘテロ接合バイポーラトランジスタは、1 種の材料から成るバイポーラトランジスタに比べて優れた高周波特性および高い電流駆動能力を示すことから、光通信、マイクロ波帯およびミリ波帯での通信等に用いられ、例えば移動体通信機器、光通信システムの高周波素子および高出力素子などに実用化され始めている。

【0003】

HBT の実用化に際しては、その信頼性の向上を図ることが特に重要である。HBT の信頼性を向上させるために種々の提案がなされているものの、特に、パワーデバイスで用いるような大電流を HBT に流した場合に、HBT に起因した素子の劣化が起こることがあり、HBT の信頼性の向上は未だ十分ではない。

【0004】

この主な原因としては、従来、 $AlGaAs/GaAs$ HBT の $GaAs$ ベース層に p 型ドーパントとして、近年、Be に代えて一般的にドーピングされている C が、ベース層の Ga および As よりも原子半径が小さいため、特に高濃度にドーピングした場合にベース層に歪を生じ、そこが再結合中心になって、電流

増幅率の低下、ひいては信頼性の低下を招くことが考えられている。

【0005】

この対策として、CがドーピングされたGaAsベース層に、ベース層を構成する原子と異なるIII族またはV族の元素を添加することが提案されている（特許文献1を参照のこと）。この方法によれば、ベース層を構成する原子であるGaおよびAsに比べて原子半径が大きい不純物、例えばInまたはSbをドーパントとして添加することにより、ベース層の歪を緩和することができ、これによりHBTの信頼性の向上を図っている。

【0006】

また、GaAsベース層のドーパントとして、III族またはV族以外の原子から構成される不純物であって、ベース層を構成する原子に比べて原子半径が大きい不純物と、原子半径が小さい不純物とを用いることも提案されている（特許文献2を参照のこと）。この方法によれば、ベース層を構成する原子であるGaおよびAsに比べて、原子半径が大きい不純物、例えばMgと、原子半径が小さい不純物、例えばCとをドーパントとして添加することにより、GaまたはAsとの化合物を形成することを回避しつつ、ベース層の歪を緩和することができ、これによりHBTの信頼性の向上を図っている。

【0007】

後者の従来のHBTの例について、以下、図面を参照しながら説明する（特許文献2の図1に関する実施の形態を参照のこと）。図6に示すように、従来のHBT600においては、半絶縁性GaAs基板601の上に、i-GaAsまたはi-AlGaAsバッファ層602、Siをドーピングしたn-GaAsコレクタ層603、CおよびMgをドーピングしたp-GaAsベース層604、Siをドーピングしたn-AlGaAsまたはn-InGaPエミッタ層605、およびSiを高濃度にドーピングしたn⁺-GaAsエミッタキャップ層606が、エピタキシャル成長により順次積層されて形成されている。また、n⁺-GaAsエミッタキャップ層606、n-AlGaAsまたはn-InGaPエミッタ層605およびp-GaAsベース層604を適宜ドライエッチングし、n⁺-GaAsエミッタキャップ層606の上にはWSiエミッタ電極609が、

n-GaAs コレクタ層 603 の上には Ni/AuGe/Au コレクタ電極 607 が、p-GaAs ベース層 604 の上には Ti/Pt/Au ベース電極 608 がそれぞれ形成されている。この HBT 600 は、エミッタ層材料が n-AlGaAs である場合には AlGaAs/GaAs HBT であり、エミッタ層材料が n-InGaP エミッタ層である場合には InGaP/GaAs HBT である。InGaP/GaAs HBT は、AlGaAs/GaAs HBT に比べて寿命が長、信頼性が高いことが知られている。

【0008】**【特許文献 1】**

特開平 6-37105 号公報

【特許文献 2】

特開 2000-323491 号公報

【非特許文献 1】

H. Sugahara, 外 3 名, 「歪が緩和されたベースを有する AlGaAs/GaAs ヘテロ接合バイポーラトランジスタの改善された信頼性 (IMPROVED RELIABILITY OF AlGaAs/GaAs HETEROJUNCTION BIPOLAR TRANSISTORS WITH A STRAIN-RELAXED BASE)」, IEEE GaAs IC Symposium Technical Digest, 1993 年, p. 115-118

【非特許文献 2】

川野明弘, 外 6 名, 「C ドープ InGaP/GaAs HBT の信頼性」, 1997 年電子情報通信学会総合大会講演論文集, 電子情報通信学会, 1997 年, SA-8-1, p 474-475

【非特許文献 3】

Sandeep R. Bahl, 外 5 名, 「InGaP/GaAs ヘテロ接合バイポーラトランジスタの信頼性調査 (Reliability Investigation of InGaP/GaAs Heterojunction Bipolar Transistor)」, International Electron Devices Meeting Digest, 1995 年, p. 815-818

【0009】**【発明が解決しようとする課題】**

しかしながら、従来からドーパントとして通常用いられている C に加えて、I n、S b または M g などの新たな元素をベース層にドーピングするには、エピタキシャル成長技術を利用した既存の設備をそのまま利用することはできず、少なくともこれを大幅に改造するか、新規な設備を構築する必要がある。

【0010】

また、C に加えて I n、S b または M g 等の元素をドーピングしたベース層は、I n、S b または M g 等の元素をドーピングしないベース層よりもドライエッチング速度が極端に遅くなる。前者のベース層をエッチングするためには、従来とは異なるガスを導入してドライエッチングを行うか、またはイオンミリングによりエッチングを行う必要がある。特に、イオンミリングを用いる場合には、エッチングマスクとベース層のエッチング量がほぼ同等となるため（換言すれば、高い選択性を得ることが困難であるため）、エッチングマスクの膜厚を厚く形成しなければならない。しかしながら、段差のある層上に厚いエッチングマスクを微細なパターンで形成することは困難である。いずれにしても、エッチング技術を利用した既存の設備および製造工程を大幅に変更する必要がある。

【0011】

本発明の目的は、H B T を製造するための既存の製造設備および製造工程を大幅に変更することなく、高信頼性の H B T を提供することにある。

【0012】

【課題を解決するための手段】

H B T の信頼性試験においては温度による加速試験が一般的に行われている。このような温度加速信頼性試験（以下、単に信頼性試験と言う）においては、反応速度論モデルの 1 つである、いわゆるアレニウスモデルが用いられている。このモデルは以下の式（1）により表されることが知られている。

【数 1】

$$L = A \exp\left(\frac{E_a}{kT}\right) \quad \dots (1)$$

式中、L は寿命時間、A は定数、E a は活性化エネルギー（e V）、k はボルツマン定数、T は絶対温度（K）である。本明細書において、寿命時間 L は、H B

Tの故障までの平均時間MTTF (Mean Time To Failure) (h)に対応し、温度T (K)はHBTの接合温度 T_j (°C)を絶対温度に換算したものである。尚、接合温度は、一般的にはデバイスにおいて最も高温となる場所の温度を言い、HBTではコレクタ層の温度を指すと考えられる。本明細書において接合温度 T_j (°C)は、以下の式(2)により求めるものとする。

【数2】

$$T_j = T_s + R \times P \quad \dots (2)$$

式中、 T_s は環境温度(または周囲温度) (°C)、 R はHBTの熱抵抗 (°C/W)、 P はHBTに供給した電力 (W) (即ち、コレクターエミッタ間の電圧 V_{ce} (V)とコレクタ電流 I_c (A)との積)である。

【0013】

一般的には、種々の温度条件下にてHBTの信頼性試験を実施してMTTFを測定し、縦軸にMTTFの対数を取り、横軸に温度 T_j の逆数をとったアレニウスプロットを行うと、単一の故障モードではプロットしたデータはほぼ直線上に位置し、この直線の傾きから活性化エネルギー E_a が求められる。

【0014】

本発明者はHBTの高信頼化を図るため、新たな観点から、信頼性試験における活性化エネルギーに着目した。

【0015】

本発明者は、HBTの1つの例として、ベース層にCのみをドーピングした点を除いて、図6に示す従来のHBT600と同様の構造を有するInGaP/GaAs HBT(a)を作製し、接合温度 T_j を約270~290°Cの範囲で種々に変化させて信頼性試験を行った。信頼性試験の通電条件は、エミッターコレクタ間の電圧 $V_{ce}=3.0$ V、および電流密度 $J_c=50$ kA/cm²とした。そして、得られたMTTFのデータ(サンプル数:N=10)をアレニウスプロットして、最小二乗法により回帰直線(a)を得た。この結果を図7に示す。直線(a)の傾きから求めた活性化エネルギーは約0.7 eVであった。

【0016】

加えて、信頼性試験により得られたHBTの活性化エネルギーの値が種々報告

されている。例えば、ベース層にCをドーピングした InGaP/GaAs HBT (a) と同様の構成を有する InGaP/GaAs HBT が、約 0.7 eV の活性化エネルギーを示すことが報告されている（例えば非特許文献3を参照のこと）。

【0017】

もう1つのHBTの例として、ベース層にCおよびMgをドーピングした、図6に示すHBT600と同様の構造を有する InGaP/GaAs HBT (b) の信頼性試験の結果を推測することにより直線 (b) を得た（具体的には、非特許文献1および特許文献2の開示内容に基づいて推測した）。この結果も図7に併せて示す。図7を参照して、ベース層にCのみをドーピングしたHBT (a) の直線 (a) よりも、ベース層にCおよびMgをドーピングしたHBT (b) の直線 (b) のほうが上方にシフトしており、ある温度におけるMTTFは増加していた。換言すれば、ベース層にCに加えてMgをドーピングすることによって、HBTの寿命は、ベース層にCのみをドーピングした場合よりも延びていることがわかる。しかしながら、HBT (b) について、直線 (b) の傾きから求められる活性化エネルギーは、HBT (a) と同様に約 0.7 eV であり、実質的な相違は見られなかった。

【0018】

また、ベース層にCに加えてInまたはSbをドーピングしたHBTについての信頼性試験の結果も報告されているが、この場合にも、ベース層にCおよびMgをドーピングしたHBT (b) と同様の結果が得られている。例えば、ベース層にCおよびInをドーピングした AlGaAs/GaAs HBT が、HBT (b) の場合とはほぼ同様に、ベース層にCのみをドーピングした場合よりも寿命が延びているものの、活性化エネルギーは 0.45 eV であり、小さいことが報告されている（例えば非特許文献1を参照のこと）。

【0019】

更に、ベース層にCのみをドーピングした InGaP/GaAs HBT (c) の信頼性試験の結果（通電条件：エミッターコレクタ間の電圧 $V_{ce} = 2.4 \sim 2.5 \text{ V}$ 、および電流密度 $J_c = 60 \text{ kA/cm}^2$ ）も発表されている（

非特許文献2の図4を参照のこと)。この結果を直線(c)として図7に併せて示す。HBT(c)では、ベース層にCのみをドーピングし、歪を低減し得るようなその他の元素はドーピングされていない。しかしながら、本発明者が比較のために作製したHBT(a)に比べて、ある温度におけるMTTFが増大しているだけでなく、約2.0 eVの大きな活性化エネルギーを示している。活性化エネルギーが大きいことは直線(c)の傾きが大きいことを意味しており、このことは低温側での寿命(MTTF)の伸びが大きいことから理解されよう。例えば、接合温度 T_j が240℃であるときの寿命(MTTF)は、約0.7 eVの活性化エネルギーを有するHBT(b)では約 3×10^3 時間であるのに対して、約2.0 eVの活性化エネルギーを有するHBT(c)では約 4×10^4 時間であり、HBT(b)の約10倍の寿命となっている。

【0020】

本発明者は、HBT(c)の信頼性試験の結果を他のHBT、特にHBT(a)の場合と比較して考察することにより、従来から一般的にベースドーパントとして使用されているC(またはBe)に加えて、他の元素をドーピングしなくても、活性化エネルギーを増加させることによって、特に実際のHBT使用温度に近い低温側におけるHBTの寿命を長くでき、HBTの信頼性を向上させることが可能となるという知見を得た。

【0021】

しかしながら、InGaP/GaAs HBTに限って見ても、その活性化エネルギーの値は様々であり、HBT(c)がHBT(a)や、HBT(b)およびその他報告されているHBTの活性化エネルギー(特に非特許文献3を参照のこと)に比べて、大きな活性化エネルギー(これは、低温側における寿命の伸びをもたらす)を示す原因は明らかでない。

【0022】

本発明者は、HBTの高信頼性を向上させるべく、活性化エネルギーに影響を与える要素について鋭意検討した結果、本発明を完成するに至った。

【0023】

本発明によれば、コレクタ層、ベース層およびエミッタ層を有するヘテロ接合

バイポーラトランジスタ（HBT）であって、コレクタ層の格子定数 a_c 、ベース層の格子定数 a_b およびエミッタ層の格子定数 a_e が、 $a_c > a_b > a_e$ の関係または $a_c < a_b < a_e$ の関係を満たす HBT が提供される。

【0024】

尚、本発明において格子定数 a_b 、 a_c および a_e は、いずれも、次のようにして測定することができる。まず、HBTの製造プロセスにおける、ベース層を成長（代表的にはエピタキシャル成長）させるときと同じ条件で、（001）面の基板上にベース層と実質的に同じ層（以下、単に擬ベース層と言う）を成長させて形成して、サンプルを得る。このとき、擬ベース層の膜厚は3000 Åとする。次に、X線回折装置を用いて、サンプルの（004）面のブラッグ反射のロックアップカーブを $\theta - 2\theta$ スキャンで測定する。これにより、基板のピーク角度と基板上に成長させた擬ベース層のピーク角度が得られる。これら得られたピーク角度の値は一般的に多少のずれを含んでいるため、擬ベース層について得られたピーク角度の値をそのまま採用することはできないが、これらピーク角度の差の値は信頼でき、また、基板固有のピーク角度の値は既知であることから、擬ベース層のピーク角度の値を補正して求めることができる。次に、このようにして求めた擬ベース層のピーク角度 θ を用いて、ブラッグの式（ $2d \sin \theta = n\lambda$ ：式中、 d は格子定数、 λ は用いたX線の波長、 n は自然数（1、2、3・・・））より擬ベース層の格子定数 d を求める。得られた擬ベース層の格子定数 d を、HBTのベース層の格子定数 a_b と見なして実質的に差し支えない。また、HBTのコレクタ層の格子定数 a_c およびエミッタ層の格子定数 a_e についても同様にして測定することができる。尚、X線装置には、フィリップス製X線回折装置（4結晶モノクロメータ付き） 型式MPD1880HR（入射X線 Cu K α 線）を用いることができる。

【0025】

よって、本発明によれば、 a_c 、 a_b および a_e の関係を適切に選択することにより、従来よりも大きな活性化エネルギーを与えるHBTが実現され、これにより、HBTの寿命（より詳細にはMTTF）を従来よりも延ばすことができる。本発明のHBTの寿命は、特に低温側、換言すれば実使用温度に近い温度にお

いて延びが著しい。

【0026】

また、本発明によれば、図6を参照して説明した従来のHBTのように、ベース層の歪を緩和するための元素を新たにドーピングする必要がないため、エピタキシャル成長技術およびエッチング技術を利用した既存の製造設備および製造方法を大幅に変える必要がない。

【0027】

要するに、本発明によれば、エピタキシャル成長技術およびエッチング技術を利用した既存の製造設備および製造工程を大幅に変更することなく、長寿命、換言すれば高信頼性のHBTを提供することができる。

【0028】

本発明の1つの態様においては、コレクタ層、ベース層およびエミッタ層のうちの隣接する2層間の格子不整合率、より具体的には、エミッタ層ーベース層間の格子不整合率およびベース層ーコレクタ層間の格子不整合率の少なくとも一方、好ましくは双方が、0.3%以下、好ましくは約0.1%以下である。格子不整合率は、隣接する2層の各格子定数の差の絶対値を、これら2層のうち、相対的に下側に位置する層の格子定数の値で除した値を百分率表記したものを言う。尚、このような格子不整合率の定義により、その理論最小値はゼロであることが容易に理解されよう。

【0029】

より具体的には、（本発明のHBTはいわゆるエミッタアップ型およびコレクタアップ型のいずれであってもよいが、）エミッタアップ型HBTの場合、ベース層に対するエミッタ層の格子不整合率(%)（即ち、 $|a_e - a_b| / a_b \times 100$ ）が約0.3%以下、好ましくは約0.1%以下である。換言すれば、 a_e および a_b が、 $|a_e - a_b| / a_b \times 100 \leq 0.3\%$ の関係を満たし、好ましくは $|a_e - a_b| / a_b \times 100 \leq 0.1\%$ の関係を満たす。また、エミッタアップ型HBTの場合、コレクタ層に対するベース層の格子不整合率(%)（即ち、 $|a_c - a_b| / a_c \times 100$ ）が約0.3%以下、好ましくは約0.1%以下である。換言すれば、 a_b および a_c が、 $|a_b - a_c| / a_c \times 10$

$0 \leq 0.3\%$ の関係を満たし、好ましくは $|a_b - a_c| / a_c \times 100 \leq 0.1\%$ の関係を満たす。

【0030】

また、コレクタアップ型 HBT の場合、ベース層に対するコレクタ層の格子不整合率 (%) (即ち、 $|a_c - a_b| / a_b \times 100$) が約 0.3% 以下、好ましくは約 0.1% 以下である。換言すれば、 a_c および a_b が、 $|a_c - a_b| / a_b \times 100 \leq 0.3\%$ の関係を満たし、好ましくは $|a_c - a_b| / a_b \times 100 \leq 0.1\%$ の関係を満たす。また、コレクタアップ型 HBT の場合、エミッタ層に対するベース層の格子不整合率 (%) (即ち、 $|a_b - a_e| / a_e \times 100$) が約 0.3% 以下、好ましくは約 0.1% 以下である。換言すれば、 a_b および a_e が、 $|a_b - a_e| / a_e \times 100 \leq 0.3\%$ の関係を満たし、好ましくは $|a_b - a_e| / a_e \times 100 \leq 0.1\%$ の関係を満たす。

【0031】

このように、コレクタ層、ベース層およびエミッタ層のうちの隣接する 2 層間の格子不整合率を約 0.3% 以下、好ましくは 0.1% 以下とすることによって、より大きな活性化エネルギー、例えば約 2.0 eV 以上、好ましくは約 3.0 eV 以上の活性化エネルギーを与える HBT が実現される。このような HBT は、実使用温度範囲において寿命の延びが著しく、好ましくは、従来の約 10 倍以上の寿命を有する高信頼性の HBT が提供される。

【0032】

本発明の好ましい態様においては、エミッタアップ型 HBT の場合、ベース層に対するエミッタ層の格子不整合率およびコレクタ層に対するベース層の格子不整合率の双方が約 0.3% 以下であり、より好ましくは約 0.1% 以下とされる。また、コレクタアップ型 HBT の場合、ベース層に対するコレクタ層の格子不整合率およびエミッタ層に対するベース層の格子不整合率の双方が約 0.3% 以下であり、より好ましくは約 0.1% 以下とされる。これにより、活性化エネルギーの増加、ひいては実使用温度範囲における寿命の延びを更に増大させることができる。

【0033】

本発明においては、上記のような格子不整合率は、約 0.3% 以下で 0% を超えた範囲において、小さい値であるほど大きな活性化エネルギーが得られるため好ましい。しかしながら、層の材料組成およびドーピング濃度における、エピタキシャル成長時の層厚方向でのばらつきや、ウェハ面内でのばらつき等を考慮すると、上記の格子不整合率はいずれも、現実的には 0.01% ~ 0.3% が好ましく、0.01% ~ 0.1% がより好ましい。

【0034】

コレクタ層の格子定数 a_c 、ベース層の格子定数 a_b およびエミッタ層の格子定数 a_e は、例えば各層にドーピングするドーパントの濃度を調節することによって可変である。特に、これら層の材料として 3 元混晶の化合物半導体を用いている場合には、混晶比を調節することによって可変である。ドーパント濃度および／または混晶比の調節は、例えば、ドーピング材料（例えばガス）の流量、原料ガスの流量比等を適宜制御することによって、当業者には容易になされ得るであろう。また、その他の事項について特に説明はしないが、エミッタアップ型 HBT およびコレクタアップ型 HBT のいずれであっても、当該技術分野において既知の製造方法を利用して、本発明の HBT を作製することができるであろう。

【0035】

本発明の HBT は、例えば III-V 族または II-VI 族の HBT であり得る。III-V 族 HBT には、In、Ga および Al などの少なくとも 1 種の III 族元素と、P、As、Sb および N などの少なくとも 1 種の V 族元素とを含む材料層が用いられる。例えば、InGaP/GaAs ヘテロ接合、InP/InGaAs ヘテロ接合などを利用した III-V 族 HBT であり得る。II-VI 族 HBT には、Zn などの少なくとも 1 種の II 族元素と、Se などの少なくとも 1 種の VI 族元素とを含む材料層が用いられる。例えば、Zn/Se ヘテロ接合を利用した II-VI 族 HBT であり得る。

【0036】

尚、当該技術分野において知られているように、HBT において、エミッタ層とベース層とがヘテロ接合されていても、ベース層とコレクタ層とがヘテロ接合されていてもよく、また、エミッタ層とベース層およびベース層とコレクタ層の

双方がヘテロ接合されていてもよい。

【0037】

また、本発明のHBTは、npn型およびpnp型のいずれであってもよい。

【0038】

【発明の実施の形態】

(実施形態1)

本実施形態は、エミッタアップ型のInGaP/GaAs HBTおよびその製造方法に関する。図1(a)～(c)は、本実施形態のHBT100の製造方法を、積層方向を含む概略断面を示して説明する工程図である。

【0039】

図1(c)に示すように、本実施形態のHBT100は、基板101(半絶縁性GaAs基板、厚さ約600 μ m)の上に、バッファ層102(i-GaAs層、厚さ約250nm)、サブコレクタ層103(n-GaAs層、Siドーピング、Si濃度 約 $5 \times 10^{18} \text{ cm}^{-3}$ 、厚さ 約500nm)、コレクタ層104(n-GaAs層、Siドーピング、Si濃度 約 $2 \times 10^{16} \text{ cm}^{-3}$ 、厚さ 約700nm)、ベース層105(p-GaAs層、Cドーピング、C濃度は後述するように選択する、厚さ 約80nm)、エミッタ層106(n-In_yGa_{1-y}P層(yは後述するように選択する)、Siドーピング、ドーパント濃度 約 $5 \times 10^{17} \text{ cm}^{-3}$ 、厚さ 約25nm)、コンタクト層107(n-GaAs層、Siドーピング、ドーパント濃度 $5 \times 10^{17} \text{ cm}^{-3}$ 、厚さ50nm)、グレイデッド層108(n-In_xGa_{1-x}As層(x=0→0.5、積層方向に徐々に組成を変化させる)、Siドーピング、ドーパント濃度 約 $1 \times 10^{19} \text{ cm}^{-3}$ 、厚さ 約50nm)、およびキャップ層109(n-In_zGa_{1-z}As層(z=0.5)、Siドーピング、ドーパント濃度 約 $1 \times 10^{19} \text{ cm}^{-3}$ 、厚さ 約50nm)が順次積層された構造を有する。このHBT100において、図1(c)に示すように、エミッタ電極110(WN/Pt/Ti/Pt/AuまたはWSi/Pt/Ti/Pt/Au、全体厚さ 約300nm)がキャップ層109の上に、ベース電極111(Pt/Ti/Pt/Au、全体厚さ 約200nm)がエミッタ層106の上に、コレ

クタ電極 112 (AuGe/Ni/Au、全体厚さ 約 215 nm) がサブコレクタ層 103 の上にそれぞれ形成されている。

【0040】

以下、このような HBT 100 を作製する方法を説明する。まず、図 1 (a) を参照して、基板 101 の上に、バッファ層 102、サブコレクタ層 103、コレクタ層 104、ベース層 105、エミッタ層 106、コンタクト層 107、グレイディッド層 108 およびキャップ層 109 を、例えば MOCVD 法、MBE 法および CBE 法等を用いてエピタキシャル成長により順次積層する。

【0041】

このようなエピタキシャル成長による層形成は、例えば、GaAs 層の場合には TEG (トリエチルガリウム) と AsH₃ (アルシン) を、InGaP 層の場合には TEG、TMIn (トリメチルインジウム) および PH₃ (フォスフィン) を、InGaAs 層の場合には TEG、TMIn、AsH₃ をそれぞれ原料ガスに用いて形成することができる。尚、AsH₃ のかわりに TBA (ターシャリー・ブチル・フォスフィン) を用いてもよい。加えて、本実施形態において p 型のドーパントとして C をドーピングしているが、C ドープ層を形成する場合には、例えば、TMG (トリメチルガリウム) をドーピング材料として用いることができる。また、本実施形態において n 型のドーパントとして Si をドーピングしているが、Si ドープ層を形成する場合には、例えば SiH₄ (モノシラン) および/または Si₂H₆ (ジシラン) などをドーピング材料として用いることができる。また、Si の他に、例えば Sn、Se または Te などを n 型のドーパントとしてドーピングしてもよく、この場合には、TESn (トリエチルスズ)、DESe (ジエチルセレン)、DETe (ジエチルテルル) などをそれぞれドーピング材料に用いることができる。原料ガスおよびドーピングする場合にはドーピング材料の流量比ならびにエピタキシャル成長装置内の圧力および温度等は、当業者であれば、形成すべき層の組成およびドーピングする場合にはドーパント濃度等に応じて適宜調節することができよう。

【0042】

その後、以上のようにして得られた積層体のキャップ層 109 の全面に、エミ

ッタ電極下部層となるバリア層 110a (WN層またはWSi層、厚さ 約100nm) をスパッタリングにより形成する。そして、フォトレジストマスク (図示せず) をバリア層 110a の上に形成し、RIE等のドライエッチングによりバリア層 110a をエッチングし、図1(a) に示すように、幅 $1\mu\text{m}$ × 長さ $20\mu\text{m}$ の大きさにバリア層 110a を成形する。用いたフォトレジストマスクは、その後、除去する。

【0043】

次に、図1(b) を参照して、上記のように成形されたバリア層 110a をマスクとして、キャップ層 109、グレイデッド層 108 およびコンタクト層 107 をウエットエッチングにより除去し、エミッタメサを形成する。

【0044】

そして、エミッタ電極形成領域およびベース電極形成領域を除く露出上面にレジストマスク (図示せず) を形成し、Pt、Ti、Pt およびAuを蒸着により順次堆積させ、その後、マスクを除去することにより (換言すれば、リフトオフ法により)、図1(b) に示すように、バリア層 110a の全面およびエミッタ層 106 の所定の領域上に、エミッタ電極上部層 110b およびベース電極 111 (Pt/Ti/Pt/Au、いずれも厚さ 約50nm) をそれぞれ同時に形成する。この結果、バリア層 (エミッタ電極下部層) 110a とエミッタ電極上部層 110b とが積層されて、エミッタ電極 110 を構成する。

【0045】

次に、図1(c) を参照して、エミッタ電極 110 およびベース電極 111 を覆ってフォトレジストマスク (図示せず) を形成し、エミッタ層 106、ベース層 105 およびコレクタ層 104 をサブコレクタ層 103 が露出するまでウエットエッチングにより除去し、ベースメサを形成する。用いたフォトレジストマスクは、その後、除去する。

【0046】

そして、同じくりフトオフ法により、図1(c) に示すように、サブコレクタ層 103 の所定の領域上に、コレクタ電極 112 (AuGe/Ni/Au、それぞれ厚さ 約100nm、約15nm および約100nm) を形成する。そして

、得られた基板を熱処理に付すことにより、コレクタ電極 112 およびベース電極 111 の合金化処理を行う。これにより、コレクタ電極 112 とサブコレクタ層 103 とのオーミック接触が確保されると共に、ベース電極 111 の合金化層がエミッタ層 106 を突き抜けて、ベース電極 111 とベース層 105 とのオーミック接触が確保される。

【0047】

次に、コレクタメサエッチング領域を除く露出上面にレジストマスクを形成し、サブコレクタ層 103 からバッファ層 102 が露出するまでウエットエッチングにより除去し、図 1 (c) に示すように、コレクタメサを形成する。用いたレジストマスクは、その後、除去する。

【0048】

これにより、図 1 (c) に示す本実施形態の HBT 100 が作製される。

【0049】

この HBT 100 において、ベース層 105 である $p\text{-GaAs}$ 層における C 濃度 (ドーパント濃度)、およびエミッタ層 106 である $n\text{-In}_y\text{Ga}_{1-y}\text{P}$ 層の混晶比 y は、コレクタ層 104 の格子定数 a_c 、ベース層 105 の格子定数 a_b 、およびエミッタ層 106 の格子定数 a_e が、 $a_c > a_b > a_e$ の関係または $a_c < a_b < a_e$ の関係を満たすように適切に選択することができる。

【0050】

本実施形態においては、表 1 に示すように、コレクタ層 104 である GaAs 層の a_c 一定の下、ベース層 105 である $p\text{-GaAs}$ 層中の C ドープ濃度を $4 \times 10^{19} \text{ cm}^{-3}$ または $1 \times 10^{20} \text{ cm}^{-3}$ として a_b の値を変化させ、かつ、エミッタ層 106 である $n\text{-In}_y\text{Ga}_{1-y}\text{P}$ 層の混晶比 y を 0.44 ~ 0.52 の範囲で変化させることにより a_e の値を変化させて、種々の HBT を作製した。格子定数 a_c 、 a_b および a_e は、本明細書の課題を解決するための手段の欄にて上述した手順に従って、X線回折装置を用いて予め測定したものである。尚、表 1 中、コレクタ層に対するベース層の格子不整合率 (即ち、 $|a_b - a_c| / a_c \times 100 (\%)$) と、ベース層に対するエミッタ層の格子不整合率 (即ち、 $|a_e - a_b| / a_b \times 100 (\%)$) をそれぞれ a_b および a_e の

横の () 内に付記する (以下の表 2 も同様である)。

【0051】

【表 1】

No.	コレクタ層	ベース層		エミッタ層		E _a (eV)
	GaAs	GaAs		In _y Ga _{1-y} P		
	a _c (Å)	C 濃度 (cm ⁻³)	a _b (Å)	y	a _e (Å)	
1	5.654	4 × 10 ¹⁹	5.650 (0.07%)	0.44	5.635 (0.27%)	2.2
2	5.654	4 × 10 ¹⁹	5.650 (0.07%)	0.46	5.645 (0.09%)	3.2
3	5.654	4 × 10 ¹⁹	5.650 (0.07%)	0.49	5.654 (0.07%)	1.1
4	5.654	4 × 10 ¹⁹	5.650 (0.07%)	0.52	5.670 (0.35%)	0.9
5	5.654	1 × 10 ²⁰	5.648 (0.11%)	0.44	5.635 (0.23%)	2.0
6	5.654	1 × 10 ²⁰	5.648 (0.11%)	0.46	5.644 (0.07%)	3.0
7	5.654	1 × 10 ²⁰	5.648 (0.11%)	0.49	5.654 (0.11%)	0.7

【0052】

当該技術分野において既知であるように、GaAs 層の格子定数は C 濃度が高くなるにつれて小さくなる。本発明者は、図 3 に示すように、GaAs 層中の C 濃度を種々変化させて、上述した手順に従って、X 線回折装置を用いて格子定数を測定し、C 濃度と格子不整合率の値との関係を得た。尚、図 3 に言う「格子不整合率 (ppm)」は、ノンドープの GaAs 層の格子定数 a_0 と、C をドーピングした p-GaAs 層の格子定数 a_1 とを用いれば、 $(a_1 - a_0) / a_0 \times 10^6$ として与えられる。図 3 からわかるように、ベース層の格子定数 a_b は、表 1 のサンプル No. 1 ~ 4 では 5.650 Å (GaAs 層中 C 濃度 約 $4 \times 10^{19} \text{ cm}^{-3}$)、サンプル No. 5 ~ 7 では 5.648 Å (GaAs 層中 C 濃度 約 $1 \times 10^{20} \text{ cm}^{-3}$) となる。

【0053】

以上により得られた各 HBT について信頼性試験を行った。信頼性試験の通電条件は、エミッターコレクタ間の電圧 $V_{ce} = 3.0 \text{ V}$ 、および電流密度 $J_c = 100 \text{ kA/cm}^2$ とし、環境温度 (ひいては接合温度) をパラメータとし

て種々変化させて、それぞれの温度におけるMTTF（故障までの平均時間）を測定した。HBTの故障の判定については、電流増幅率 h_{fe} が初期値の80%以下となった時に故障とみなし、試験開始からこの時までの時間をMTTFとした。

【0054】

得られた結果をアレニウスプロットして得た各HBTについての回帰直線を、図2（a）および（b）に示す。図2（a）は、サンプルNo. 1～4（GaAsベース層中C濃度 約 $4 \times 10^{19} \text{ cm}^{-3}$ の場合）についての試験結果を示すものであり、サンプルNo. 1を細い実線で、サンプルNo. 2を太い実線で、サンプルNo. 3を2点鎖線で、サンプルNo. 4を点線で示す。また、図2（b）は、サンプルNo. 5～7（GaAsベース層中C濃度 約 $1 \times 10^{20} \text{ cm}^{-3}$ の場合）についての試験結果を示し、サンプルNo. 5を細い実線で、サンプルNo. 6を太い実線で、サンプルNo. 7を2点鎖線で示す。また、これら直線から求めた各HBTの活性化エネルギー E_a を表1に示す。

【0055】

表1において、サンプルNo. 1～7のHBTのうち、サンプルNo. 1、2、5および6のHBTにおいて $a_c > a_b > a_e$ の関係が満たされており、これらは本発明の実施例に該当する。これに対して、サンプルNo. 3、4および7は比較例である。

【0056】

表1から、 $a_c > a_b > a_e$ の関係を満たすとき（サンプルNo. 1、2、5および6の場合）に E_a がより大きいことがわかる。 $a_c > a_b > a_e$ の関係を満たしていても、 a_e が a_b に比べて小さくなりすぎると E_a が小さくなる傾向が見られる（サンプルNo. 1と2および5と6をそれぞれ比較のこと）ものの、好ましくは、ベース層に対するエミッタ層の格子不整合率が約0.3%以下のとき（サンプルNo. 1、2、5および6の場合）に、2.0 eV以上の E_a を得ることができ、低温側での寿命（MTTF）が延びることが確認された。特に、サンプルNo. 2および6の場合、3.0 eV以上の E_a が得られたことから、ベース層に対するエミッタ層の格子不整合率が約0.1%以下であるときに、更

に高い HBT 信頼性が実現された。

【0057】

また、 a_e の値が同じで、 a_b の値の異なるサンプル No. 1 と 5 および 2 と 6 をそれぞれ比較すると、 a_b が a_c により近い方が（即ち、サンプル No. 1 および 2 の方が） E_a がより大きくなっていた。これは、コレクタ層に対するベース層の格子不整合率がより小さいためであると考えられることから、コレクタ層に対するベース層の格子不整合率もまた約 0.3% 以下であるのが好ましく、約 0.1% 以下であるのがより好ましい。

【0058】

サンプル No. 2 および 6 の HBT においては 3.0 eV 以上の大きな活性化エネルギー E_a が得られた。これら HBT の接合温度 $T_j = 230^\circ\text{C}$ での MTTF はそれぞれ約 150 万時間および約 130 万時間（図示せず）であった。既知の HBT のうち最も高い活性化エネルギーを有する HBT (c) の接合温度 $T_j = 230^\circ\text{C}$ での MTTF は約 12 万時間であり（図 7 の直線 (c) を参照のこと）、信頼性試験における通電条件が本実施形態のものよりも穏やかであることを無視しても、本実施形態の MTTF はこの約 10 倍の大きさであった。また、これより低い接合温度では、例えば、約 200°C 以下の接合温度では HBT (c) の 100 倍以上の MTTF が得られることが確認された。

【0059】

また、本実施形態においてはエミッタ層 106 の厚さを 25 nm としたが、これは、エミッタ層 106 の厚さが大きくなるにつれて、活性化エネルギー E_a が小さくなることが予測されるため、エミッタ層 106 の厚さを 30 nm 未満にすることが好ましいことによる。

【0060】

（実施形態 2）

本実施形態は、エミッタアップ型の InP/InGaAs HBT およびその製造方法に関する。図 4 は、本実施形態の HBT 400 の概略断面図である。

【0061】

図 4 に示すように、本実施形態の HBT 400 は、基板 401（半絶縁性 In

P基板、厚さ約 $625\mu\text{m}$)の上に、サブコレクタ層402 ($\text{n-In}_w\text{Ga}_{1-w}\text{As}$ 層 ($w=0.53$)、Siドーピング、Si濃度 約 $5\times 10^{18}\text{cm}^{-3}$ 、厚さ 約 400nm)、コレクタ層403 ($\text{i-In}_y\text{Ga}_{1-y}\text{As}$ 層 (y は後述するように選択する)、アンドーピング、厚さ 約 300nm)、ベース層404 ($\text{p-In}_x\text{Ga}_{1-x}\text{As}$ 層 (x は後述するように選択する)、Cドーピング、C濃度 約 $1\times 10^{19}\text{cm}^{-3}$ 、厚さ 約 50nm)、エミッタ層405 (n-InP 層、Siドーピング、Si濃度 約 $3\times 10^{17}\text{cm}^{-3}$ 、厚さ 約 25nm)、コンタクト層406 (n-InP 層、Siドーピング、Si濃度 約 $2\times 10^{19}\text{cm}^{-3}$ 、厚さ 約 20nm)、キャップ層407 ($\text{n-In}_z\text{Ga}_{1-z}\text{As}$ 層 ($z=0.53$)、Siドーピング、Si濃度 約 $3\times 10^{19}\text{cm}^{-3}$ 、厚さ 約 100nm)が順次積層された構造を有する。このHBT100において、図4に示すように、エミッタ電極408、ベース電極409およびコレクタ電極410 (いずれもTi/Pt/Au、それぞれ厚さ 約 50nm 、約 50nm および約 100nm ならびに全体厚さ 約 200nm)がそれぞれキャップ層407、ベース層404およびサブコレクタ層402の上に形成されている。

【0062】

本実施形態のHBT400は、当業者であれば、実施形態1にて説明したHBT100の作製方法を参照して、作製することができるであろう。

【0063】

このHBT400において、コレクタ層403である $\text{In}_y\text{Ga}_{1-y}\text{As}$ 層の混晶比 y と、ベース層404である $\text{In}_x\text{Ga}_{1-x}\text{As}$ の混晶比 x は、コレクタ層403の格子定数 a_c 、ベース層404の格子定数 a_b 、およびエミッタ層405の格子定数 a_e が、 $a_c > a_b > a_e$ の関係または $a_c < a_b < a_e$ の関係を満たすように適切に選択することができる。

【0064】

本実施形態においては、表2に示すように、エミッタ層405である InP 層の a_e 一定の下、ベース層404である $\text{In}_x\text{Ga}_{1-x}\text{As}$ 層の混晶比 x を0.52または0.54として a_b の値を変化させ、かつ、コレクタ層403であ

る $\text{In}_y\text{Ga}_{1-y}\text{As}$ 層の混晶比 y を 0.48～0.56 の範囲で変化させることにより a_c の値を変化させて、種々の HBT を作製した。

【0065】

【表 2】

No.	コレクタ層 $\text{In}_y\text{Ga}_{1-y}\text{As}$		ベース層 $\text{In}_x\text{Ga}_{1-x}\text{As}$		エミッタ層 InP	E_a (eV)
	y	$a_c(\text{\AA})$	x	$a_b(\text{\AA})$	$a_e(\text{\AA})$	
8	0.53	5.869	0.52	5.863 (0.10%)	5.8687 (0.10%)	0.8
9	0.51	5.858	0.52	5.863 (0.09%)	5.8687 (0.10%)	3.1
10	0.48	5.847	0.52	5.863 (0.27%)	5.8687 (0.10%)	2.0
11	0.56	5.882	0.54	5.873 (0.15%)	5.8687 (0.07%)	2.1
12	0.55	5.878	0.54	5.873 (0.09%)	5.8687 (0.07%)	3.2
13	0.53	5.869	0.54	5.873 (0.07%)	5.8687 (0.07%)	0.9

【0066】

以上により得られた各 HBT について、実施形態 1 と同様にして信頼性試験を行った。得られた結果をアレニウスプロットして得た各 HBT についての回帰直線を、図 5 (a) および (b) に示す。図 5 (a) は、サンプル No. 8～10 ($\text{In}_x\text{Ga}_{1-x}\text{As}$ ベース層の混晶比 $x=0.52$ の場合) についての試験結果を示すものであり、サンプル No. 8 を細い実線で、サンプル No. 9 を太い実線で、サンプル No. 10 を 2 点鎖線で示す。図 5 (b) は、サンプル No. 11～13 ($\text{In}_x\text{Ga}_{1-x}\text{As}$ ベース層の混晶比 $x=0.54$ の場合) についての試験結果を示し、サンプル No. 11 を細い実線で、サンプル No. 12 を太い実線で、サンプル No. 13 を 2 点鎖線で示す。また、これら直線から求めた各 HBT の活性化エネルギー E_a を表 2 に示す。

【0067】

表 2 において、サンプル No. 8～13 の HBT のうち、サンプル No. 9 および 10 の HBT において $a_c < a_b < a_e$ の関係が満たされており、また、サンプル No. 11 および 12 の HBT において $a_c > a_b > a_e$ の関係が満たさ

れており、これらは本発明の実施例に該当する。これに対して、サンプル No. 8 および 13 は比較例である。

【0068】

表 2 から、 $a_c < a_b < a_e$ の関係を満たすとき（サンプル No. 9 および 10 の場合）または $a_c > a_b > a_e$ の関係を満たすとき（サンプル No. 11 および 12 の場合）に E_a がより大きいことがわかる。 $a_c < a_b < a_e$ の関係を満たしていても、 a_c が a_b に比べて小さくなりすぎると E_a が小さくなる傾向が見られる（サンプル No. 9 と 10 を比較のこと）。また、 $a_c > a_b > a_e$ の関係を満たしていても、 a_c が a_b に比べて大きくなりすぎると E_a が小さくなる傾向が見られる（サンプル No. 11 と 12 を比較のこと）。しかしながら、上記関係を満たしつつ、好ましくは、コレクタ層に対するベース層の格子不整合率が 0.3% 以下のとき（サンプル No. 9、10、11 および 12 の場合）に、2.0 eV 以上の E_a を得ることができ、低温側での寿命（MTTF）が延びることが確認された。特に、サンプル No. 9 および 12 の場合に 3.0 eV 以上の E_a が得られたことから、コレクタ層に対するベース層の格子不整合率が 0.1% 以下であるときに、更に高い HBT 信頼性が実現された。

【0069】

また、ベース層に対するエミッタ層の格子不整合率についても同様に約 0.3% 以下であるのが好ましく、約 0.1% 以下であるのがより好ましい。

【0070】

以上、本発明の 2 つの実施形態について説明してきたが、本発明はこれら実施形態に限定されず、種々の改変がなされ得るであろう。本発明の HBT は、 $a_c > a_b > a_e$ の関係または $a_c < a_b < a_e$ の関係を満たす限り、任意の適切な構造を有してよく、任意の適切な材料から成り得る。

【0071】

上記実施形態 1 および 2 では、基板上にコレクタ層、ベース層およびエミッタ層が順に積層されて、エミッタ層がコレクタ層およびベース層よりも基板に対して上側に位置する、エミッタトップ型の HBT について説明した。しかし、本発明はこれに限定されず、基板上にエミッタ層、ベース層およびコレクタ層が順に

積層されて、コレクタ層がエミッタ層およびベース層よりも基板に対して上側に位置する、コレクタトップ型の HBT に本発明を適用してもよい。この場合、ベース層に対するコレクタ層の格子不整合率およびエミッタ層に対するベース層の格子不整合率の少なくとも一方、好ましくは双方が、0.3% 以下、好ましくは 0.1% 以下とされる。

【0072】

また、上記実施形態 1 および 2 では、エミッタ層のみにワイドバンドギャップを用いたシングル HBT について説明したが、コレクタ層にワイドバンドギャップを用いたダブル HBT に本発明を適用してもよい。例えば、実施形態 1 の場合、コレクタ層に InGaP 層などを用いてもよい。この場合、各層の格子定数の関係が $a_c > a_b > a_e$ の関係または $a_c < a_b < a_e$ の関係を満たすように適宜改変することにより、HBT の高信頼性を図ることができる。

【0073】

尚、実施形態 1 では、バッファ層、サブコレクタ層、コンタクト層、グレイテッド層およびキャップ層を設け、また、実施形態 2 ではサブコレクタ層、コンタクト層およびキャップ層を設けたが、これらは本発明の実施に必ずしも必要でないことに留意されたい。

【0074】

【発明の効果】

本発明によれば、エピタキシャル成長技術およびエッチング技術を利用した既存の製造設備および製造工程を大幅に変更することなく、高信頼性の HBT を提供することができる。より具体的には、 a_c 、 a_b および a_e の関係を適切に選択することにより、より大きな活性化エネルギーを与える HBT が実現される。これにより、HBT の寿命（より詳細には MTTF）を従来の HBT に比べて延ばすことができる。

【図面の簡単な説明】

【図 1】 本発明の 1 つの実施形態における HBT の製造方法を、積層方向を含む概略断面を示して説明する工程図である。

【図 2】 図 2 (a) および (b) は、本発明の 1 つの実施形態におけるサ

サンプル No. 1～4 および 5～7 の HBT についての信頼性試験の結果をそれぞれ示す図である。

【図 3】 GaAs 層中の C 濃度に対する、GaAs 層の格子定数の変化を説明する図である。

【図 4】 本発明のもう 1 つの実施形態における HBT の概略断面図である。

【図 5】 図 5 (a) および (b) は、本発明の 1 つの実施形態におけるサンプル No. 8～10 および 11～13 の HBT についての信頼性試験の結果をそれぞれ示す図である。

【図 6】 従来の 1 つの例における HBT の概略断面図である。

【図 7】 従来の HBT についての信頼性試験の結果を示す図である。

【符号の説明】

100、400 HBT (ヘテロ接合バイポーラトランジスタ)

101、401 基板

102 バッファ層

103、402 サブコレクタ層

104、403 コレクタ層

105、404 ベース層

106、405 エミッタ層

107、406 コンタクト層

108 グレイデッド層

109、407 キャップ層

110a バリア層 (エミッタ電極下部層)

110b エミッタ電極上部層

110、408 エミッタ電極

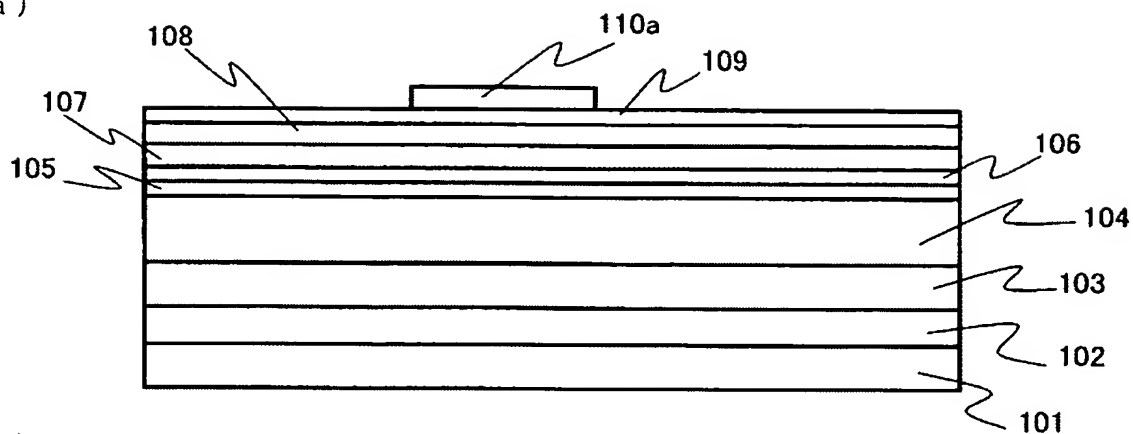
111、409 ベース電極

112、410 コレクタ電極

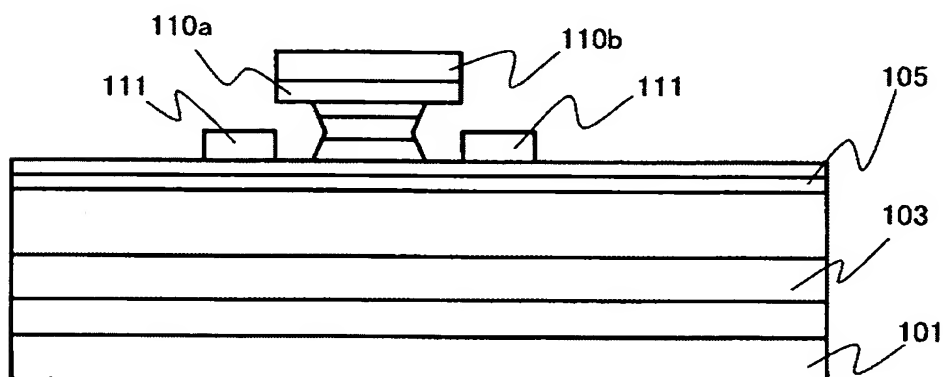
【書類名】 図面

【図 1】

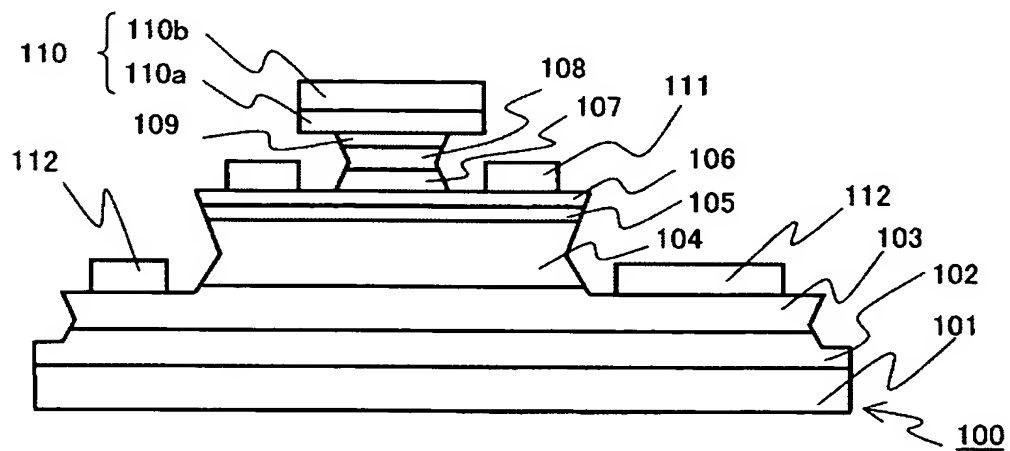
(a)



(b)

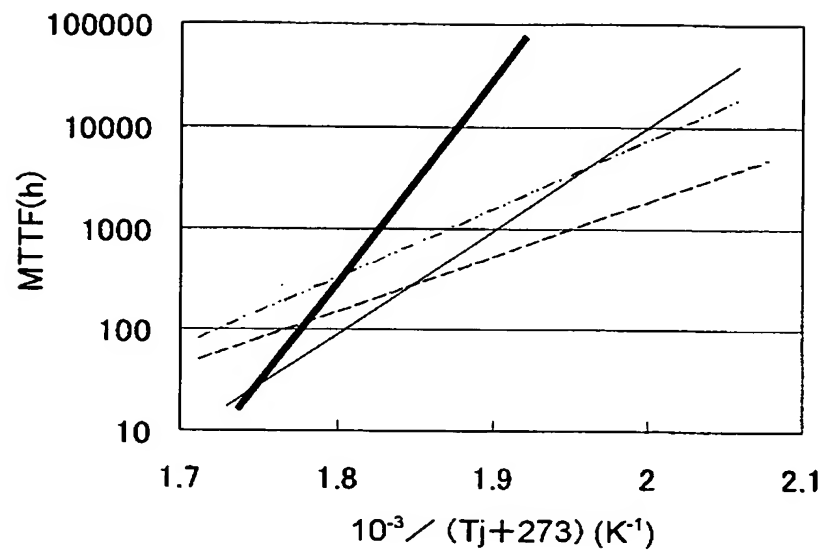


(c)

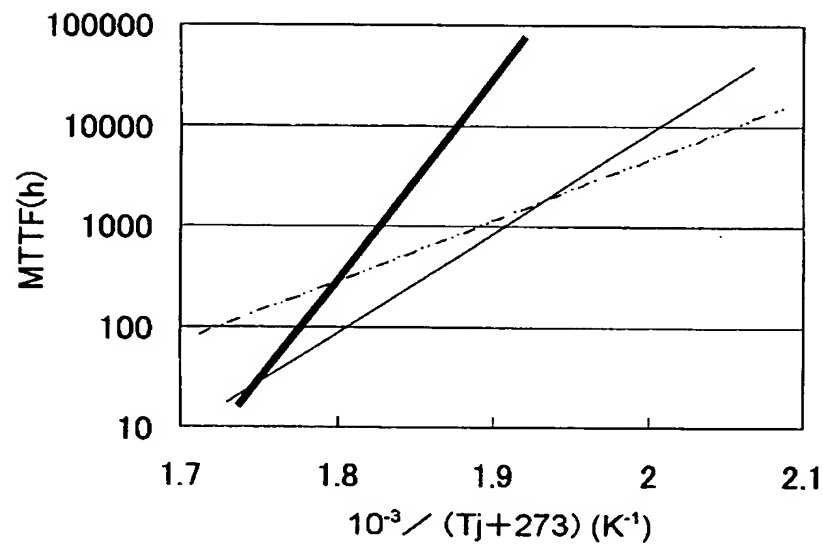


【図 2】

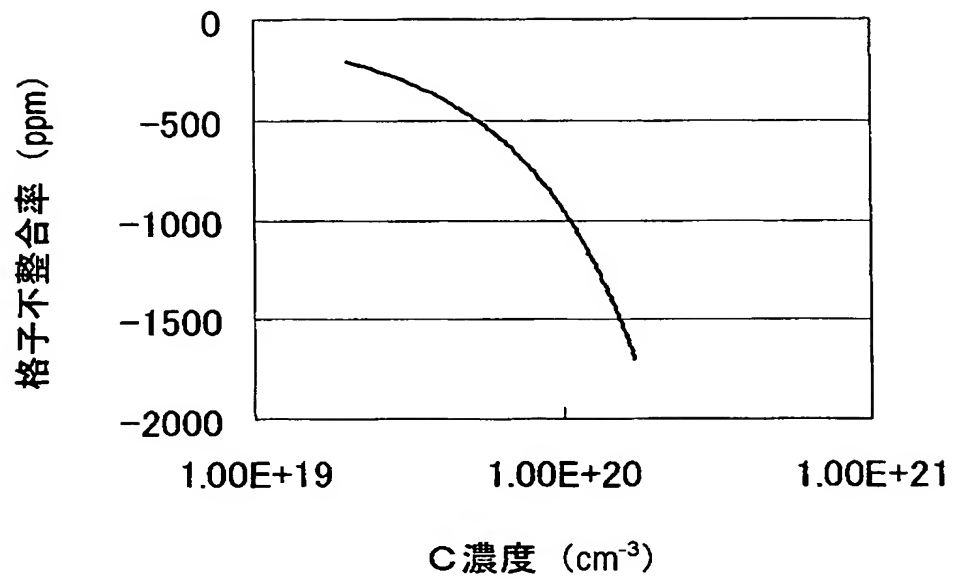
(a)



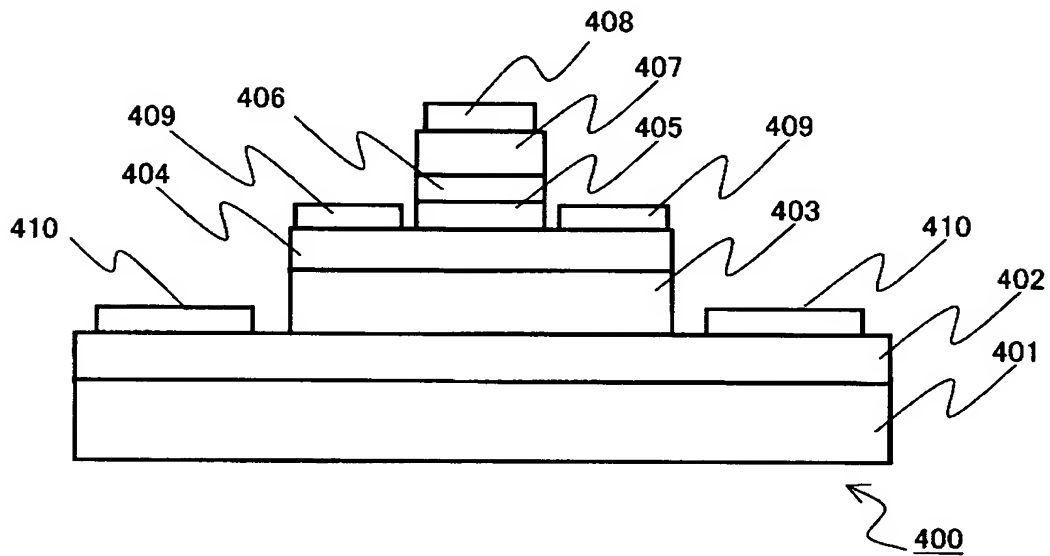
(b)



【図 3】

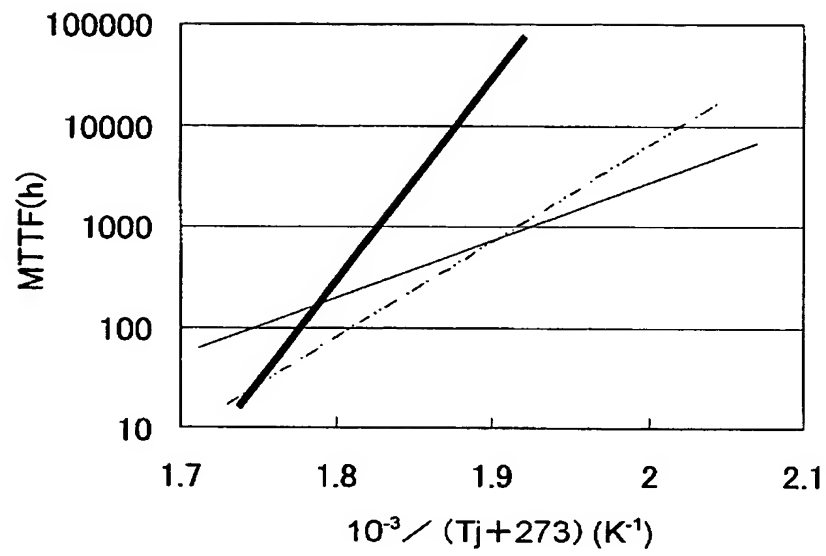


【図 4】

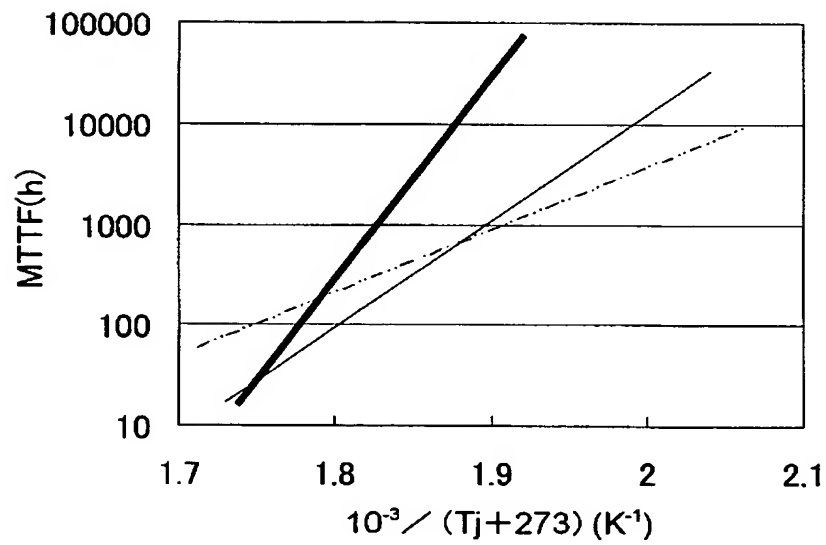


【図 5】

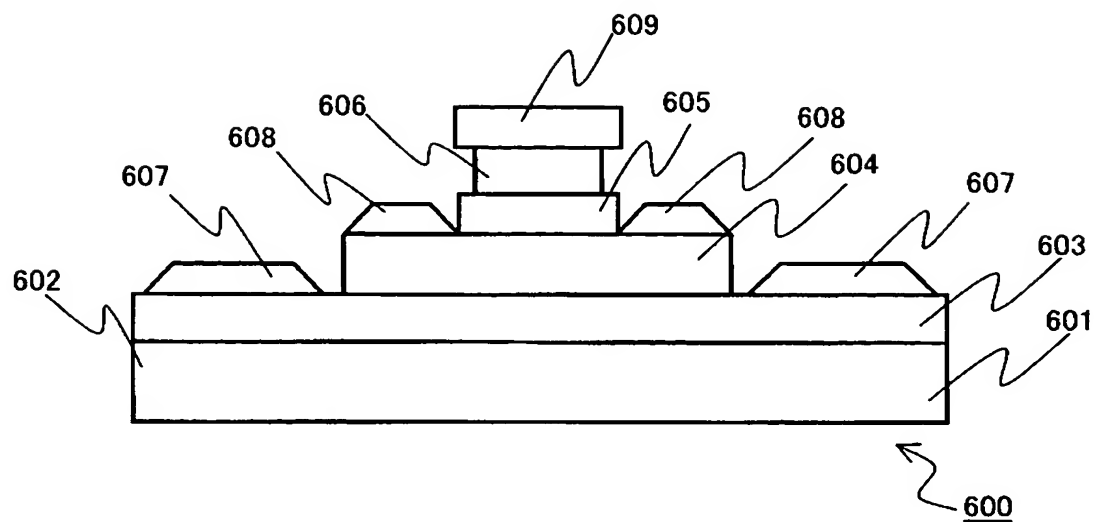
(a)



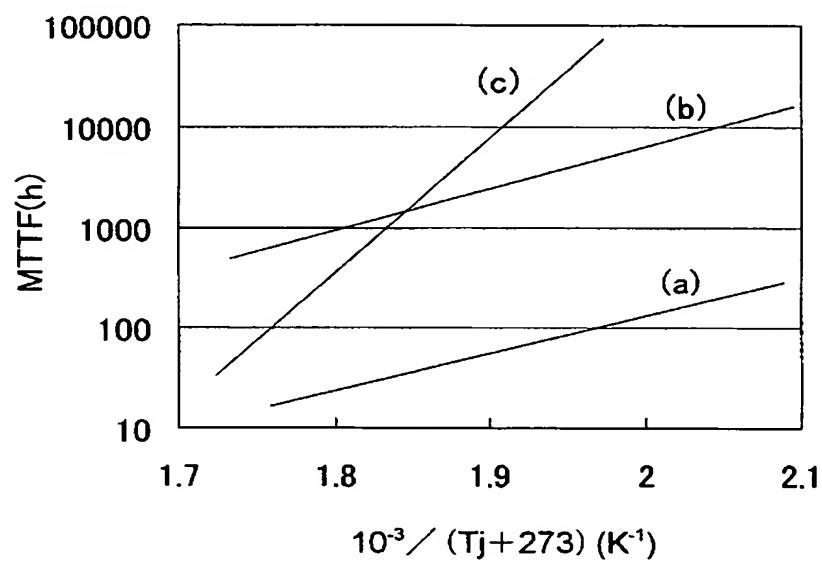
(b)



【図 6】



【図 7】



【書類名】 要約書

【要約】

【課題】 H B Tを製造するための既存の設備および製造工程を大幅に変更することなく、高信頼性のヘテロ接合バイポーラトランジスタ（H B T）を提供する。

【解決手段】 コレクタ層 1 0 4、ベース層 1 0 5およびエミッタ層 1 0 6を有するヘテロ接合バイポーラトランジスタ 1 0 0において、コレクタ層 1 0 4の格子定数 a_c 、ベース層 1 0 5の格子定数 a_b およびエミッタ層 1 0 6の格子定数 a_e が、 $a_c > a_b > a_e$ の関係または $a_c < a_b < a_e$ の関係を満たす。

【選択図】 図 1

特願 2 0 0 2 - 3 1 6 0 1 1

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 0 4 9]

1 . 変更年月日

1 9 9 0 年 8 月 2 9 日

[変更理由]

新規登録

住 所

大阪府大阪市阿倍野区長池町 2 2 番 2 2 号

氏 名

シャープ株式会社